

COPPER を用いた次世代データ収集システム

KEK 素粒子原子核研究所

伊藤 領介 田中 真伸

ryosuke.itoh@kek.jp

manobu.tanaka@kek.jp

2007 年 11 月 20 日

1 はじめに

2005 年高エネルギーニュース 24 巻 3 号に“KEK におけるオンラインエレクトロニクスの現状と将来”を書いてから 2 年が過ぎた。この間 COPPER を用いた BELLE の DAQ アップグレード, J-PARC 用エレクトロニクスの開発, 実験への応用も含め適用可能範囲および将来についての展望などが明確になってきた。この記事では前回のおさらいを簡単にした後, 実際の成功例として BELLE 実験におけるネットワークを使用したマルチ CPU 環境下での分散データ収集システムとそのパフォーマンスおよび J-PARC への応用について解説し, 現在残された問題とその解決方法として, KEK 測定器開発室で行われているデータ収集システムの研究開発について紹介する。

2 COPPER のおさらい

COPPER はデータ収集システムにおけるパイプラインの標準読み出しモジュールとして開発された。このシステムの設計時における主導原理は徹底的な“モジュール化による機能分離”と“ネットワークの導入によるモジュールレベルでの分散化”である。このモジュール化は多分野へのノウハウの有効活用と開発戦略にとって非常に有利であり汎用化できた所以でもある。またモジュールへのネットワークの導入は SiTCP によって加速され, 素粒子原子核実験のみならずスーパーカミオカンデ, スパル望遠鏡などの非加速器実験への応用, 物性実験(中性子, ミュオン実験)への応用へ新しい展開を見せている。具体的には,

- 汎用な機能と目的ごとに変わる機能(ADC, TDC など)をイベントバッファの前後で分離し, それぞれモジュール化した(COPPER ボードと FINESSE カード)。これにより案件に応じ開発するモジュールは小型の FINESSE カードになり開発, 保守コスト/リスクが低下した。ここでコストとは資金, 時間, 人員のすべてをさす。

- デジタルデータ収集の方法に関しては, 速度・開発コスト/リスクなどを考慮しモジュール内ではバスを選択し, 開発時点で枯れた技術として PCI バスを選択した。バスボトルネックを軽減するため, ひとつのバスマスタが管理するバススレーブ数を減らした。またこれにより PMC-PCI モジュールも使用できるようになった。
- ネットワークによってわれわれが維持すべき技術と産業/民生品およびその発展に頼る部分を切り分けた。またそのときに問題となるネットワークインターフェースに関しては, 独自に技術を開発した(前述の SiTCP)。

上記の導入は下記に述べる功罪を生んだ。

- PMC-CPU(以降 PrPMC と書く: processor-PMC カードの略)モジュールの導入 フロントエンドに近いところでデータの信頼性チェック, ゼロサプレスなどを行う場合ハードウェアで行うことも可能であるが, ソフトウェアで行うことでより柔軟性を持たせられる。Linux を動作させ解析環境と同一の環境にし, ソフトウェア開発コストを下げるなどが功の部分であり, 罪の部分としてはコスト, ノイズの心配などが上げられる。現状ノイズの問題はないことが確認されているが, アプリケーションによってはコスト増が気になる場合がある(と言っても Fastbus モジュールなどより充分安い)。
- ASIC の開発およびデジタルアナログ高密度実装技術小型カード(FINESSE)にアナログデジタル変換部を押し込んだため自動的に高密度実装, 集積回路開発を積極的に推し進める必要があり, 欧米の高エネルギー分野で 10 年以上かけて行われていたような技術蓄積を数年で行おうとしている。さらにこの分野の開発においては工学分野, 国際協力, 会社との技術協力など以前にもまして積極性が必要となってきている。
- FPGA の導入による書き換え可能なデジタル機能の導入 FPGA の導入により何でもできるが, 回路図を見ただけでは動作はわからない。一方 FPGA の導入によりデジタル回路製作の閾値は下がり, ハードウェアの開発から積極的に関与する人数が増加している。

上の第二および第三項は技術のトレンドとして避けられない道であり、功罪というよりどちらかというに進むべき道を進んでいるといえる。第一項のポイントである PrPMC については、用途によっては必須のものであり“功”の部分積極的に使用しているのが BELLE のマルチ CPU 高速分散データ収集システムである。現時点で百台規模の CPU をフロントエンドに組み込み、実験に使用している実験グループはない。これにより BELLE 独自の、かつ高性能なデータ収集システムが構築されている。

実際ここに到るまでには多くの苦労話が存在し、それらによってわれわれ自身にノウハウが蓄積されてきた。当初 PrPMC やネットワークに関し、通常われわれが使用しているのと同じように簡単に使用できると甘く見ていた。しかし実際にテストを始めるといくつかの問題が起こった。これらのうち特徴的な三つの話題を書くことにする。

1. ブートしない、割り込みを感知できない PrPMC

COPPER 開発当初 PrPMC を購入し特性を調べようと、販売会社から購入したマザーボードに実装し電源を入れ VT100 ターミナルをモニターとして使用し動作を見てみると、動作するはずの PrPMC がうんともすんとも言わない。会社に電話してもそんなことはないの一点張り。Belle DAQ グループの樋口氏と鈴木(聡)氏の二人が BIOS の設定を細かくチェックし、問題点を会社に指摘し事なきを得た。これ以降われわれが会社に出す要求はすんなりと通るようになった。次に問題になったのは割り込みである。データ取得時に PrPMC は割り込みを感知し DMA 転送を始めるのであるが、当初いつまでたっても割り込みを感知しない。まったく理由がわからず結局前述の二人は自分たちの所有しているマザーボードの割り込み線をプローブでチェックし COPPER の配線が間違っていることを指摘した。以降問題なく割り込みを感知できるようになった。これらの例に限らずこの時点で彼らは会社を指導できるような技術を持っていた。このことはわれわれが誇りにしてよいことである。

2. コンパクトフラッシュを選ばないとブートしない

PrPMC の台数が増え十台程度を使用したシステムテストを行おうとしていた時のこと、結構な台数の PrPMC がブートしなかった。当時はネットワークブートも可能になっていたが、ブート用にコンパクトフラッシュで立ち上げていた。また BIOS などの設定かと思い、チェックしたが問題ない。色々調べていくうちにブート可能なコンパクトフラッシュとそうでないコンパクトフラッシュがあることに気が付いた。同じ会社のものを購入したのになぜ？このときは Belle DAQ グループの中尾氏と KEK エレクトロニクスシステムグループの五十嵐氏が活躍した。五十嵐氏が詳細な調査を行い、同じ会社の同じ型番でも購入時に

あるオプションを指定しないと立ち上がらないことに気が付いた。この理由を中尾氏が調査し、OS 書き込み時にブートセクターの書き込み方で成功することを突き止めた。結局これも PrPMC の BOIS のバグであったが、取り敢えず中尾氏がブートローダーのソースコードを書き換えることで対処し、以降すべてのコンパクトフラッシュでブートできるようになった。これは現象を粘り強く調査、分析し特徴を割り出すこと、およびその現象からの論理的な推察と OS に関する深い知識によって解決できた。このようなときこそ個人の力量がはっきりわかると感じた時であった。

3. OS によって解釈が異なるネットワークプロトコル仕様

当時総研大の院生であった内田氏が、SiTCP を使用し Linux を使ってデバッグしていたときのこと、自宅でふとデバッグしたくなり同じ環境がなかったため WINDOWS 上の Linux 環境を使用しデバッグをすると、今まで動作していたものがまったく動作しなくなった。色々見直したが悪いところはまったく見つからない。どうしようもないので次の日ネットワークプロトコルアナライザを使用しプロトコル評価をすると、なんと Linux と Windows でネットワークプロトコルレベルでの動作が異なることがわかった。確かに仕様書を読み返してみると、どちらの動作も許容しているように読める(普通の人には Linux の動作を思い浮かべると思うが)。そこで修正してみると Windows でも正しく動作し問題ないことがわかった。Linux と Windows、この二つがネットワークプロトコルレベルで違う動作をするなど予想していなかったが、TCP/IP の複雑な動作を深いところまで理解し、かつ即座に FPGA に変更を加えられる内田氏の知識と技術力が発揮された例である。

このように種々の苦労を乗り越えた末、ようやく COPPER が実際の実験に使用できるようになった。そこで次に BELLE の DAQ システムおよび J-PARC への応用について述べる。

3 BELLE 実験での成功

3.1 なぜパイプライン化する必要があったのか？

KEKB 加速器は実験開始以来順調に性能向上を続け、2003 年に初期の目標であったルミノシティ $10^{34}/\text{cm}^2/\text{sec}$ に到達した。これにともない、Belle 実験装置のトリガーレートも上昇し、500Hz に近くなることも増えてきた。Belle のデータ収集システムは、当初 500Hz の場合全データ収集時間のうち 10% 程度のデッドタイムを許容するように設計されていた。しかし 10% のデッドタイムは事実上 10% のルミノシティを失うことと等価であり、当時激しく追い上げていたアメリカの BaBar 実験との競合を考え

ると、何らかの対策が必要であった。そこでまず Belle データ収集システムに使用されていた FASTBUS の読み出しシステムの高速度を実施し、デッドタイムを半分以下に抑えることには成功した。しかし KEKB 加速器スタッフの努力によりルミノシティはさらに上昇を続けていた。また crab cavity を加速器に追加する計画が始まっており、近い将来ルミノシティは $3 \times 10^{34} / \text{cm}^2 / \text{sec}$ を越え、その結果トリガーレートは 1kHz に迫ると予想された。FASTBUS の読み出しシステムはパイプライン化されていないため、必ず読み出しデッドタイムが存在する。その結果 1kHz に達した場合には、再びデッドタイムの増加が無視できなくなると考えられていた。

図 1 は、従来の FASTBUS システムにより、緩いトリガー条件でデータ収集を行った際に実測したデッドタイムをトリガーレートの関数としてプロットしたものである。読み出しシステムに使われているオペレーティングシステムの性質のため、デッドタイムはトリガーレートに対してパラボリックに増加することが観察された。またトリガーレートが 1kHz 程度に達した場合、デッドタイムは 20% にも上ることが予想された。この状況を根本的に解決するためには、FASTBUS の使用をやめ、パイプライン化したデッドタイムレスの読み出しシステムに置き換える必要があることは自明であった。そこで Belle データ収集グループはパイプライン読み出しプラットフォーム COPPER の開発に当初から全面的に参加した。そして KEK エレクトロニクスグループと共同で完成に至ったことは前述したとおりである。

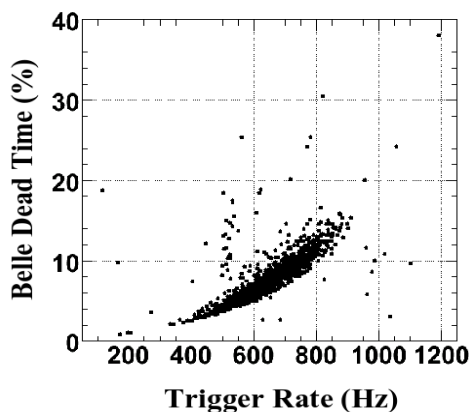


図1 パイプライン化する以前の Belle データ収集システムのトリガーレートとデッドタイムの相関

デッドタイムは全データ収集時間に対する割合として示す。

3.2 パイプライン化をいかにして進めるか？

COPPER モジュールは完成したが、それでは次に COPPER を使用してどのように Belle データ収集システムのパイプライン化を進めるかが問題となった。Belle 実験

はもちろん進行中の実験であり、長期間シャットダウンして読み出しシステムの入替え作業を行うことはできない。また検出器のフロントエンドエレクトロニクスの変更を含むような、大がかりなアップグレードを行うことも不可能である。そこで以下のような方針をとることにした。

- (1) Belle の読み出しシステムは、シリコン検出器を除き、すべて信号を Q-to-T 変換して、その時間情報を共通の FASTBUS TDC (LeCroy 1877S) で読み出すように設計されている。そこで ATLAS 実験で使用予定のパイプライン TDC チップ AMT3 を用いて FASTBUS TDC と同等の機能を持つ TDC FINESSE を製作し、COPPER に搭載した。この際 FINESSE に FASTBUS TDC とまったく同じ信号コネクタを実装し、検出器からの信号ケーブルをそのまま COPPER に差し替えるだけでパイプライン化が行えるようにした。図 2 にこのようにして製作した COPPER-TDC モジュールを示す。

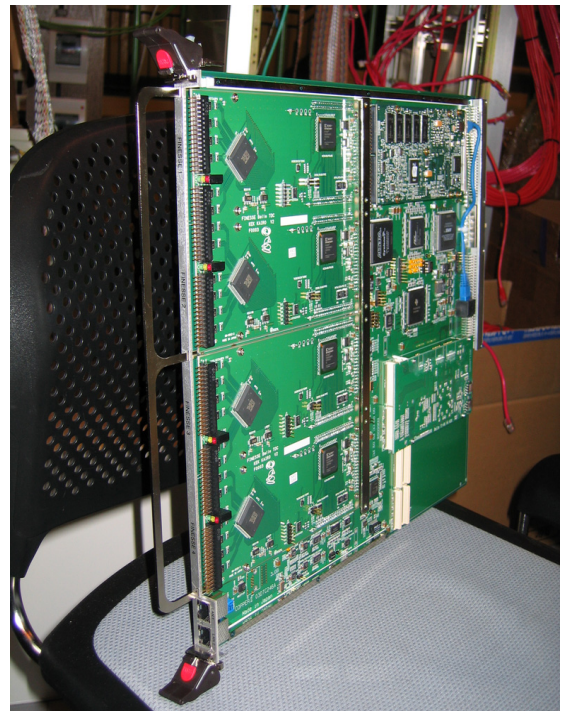


図2 Belle DAQ のパイプライン化に用いた COPPER-TDC モジュール

LeCroy 1877S とピンコンパチブルな信号コネクタを 6 つ、2 枚の大型 FINESSE に搭載し、物理的に完全な互換性を実現している。

- (2) 各検出器の COPPER の読み出しシステムを、既存の FASTBUS の読み出しシステムと完全に互換性を持つように設計し、検出器単位でステップバイステップに COPPER システムに入れ替えていくことができるようにした。これにより夏と冬の短いシャットダウン期間の間に、検出器ごとに COPPER システムへの入れ替えができるので、多年度にまたがる段階的なアップグレードを行うことになった。

3.3 Belle 実験の COPPER 読み出しシステム

図 3 に COPPER を用いた検出器読み出しシステムの概念図を示す。COPPER は 9U の VME クレートに収納される。たとえば Belle の中央飛跡検出器 (CDC) の読み出しシステムは、89 枚の COPPER が 6 つのクレートに搭載される。それぞれの COPPER には、2 つの AMT3 が搭載された通常の 2 倍の幅を持つ FINESSE カードを 2 枚ずつ装着する。AMT3 は 1 チップあたり 24 チャンネルの信号入力が可能なので、COPPER 1 枚あたり 96 チャンネルの信号を扱うことができ、従来の LeCroy 1877S TDC と完全な互換性をもたせることができた。AMT3 中のレベル 1 パイプラインに蓄積された時間情報は、トリガーを受けるとリードアウト FIFO に移され、COPPER に送出される。データは COPPER 上の CPU カードで処理され、100Base-T のネットワークインターフェイスよりネットワークスイッチを経由して直接 Readout PC に送出される。データ転送には VME クレートのバックプレーンはまったく使用しない。Readout PC は一つのクレートに装着された十数枚の COPPER から送られたデータを集め、部分的なイベントビルディングを行い、さらに次段の Local event builder で検出器単位でのイベントビルドがなされる。

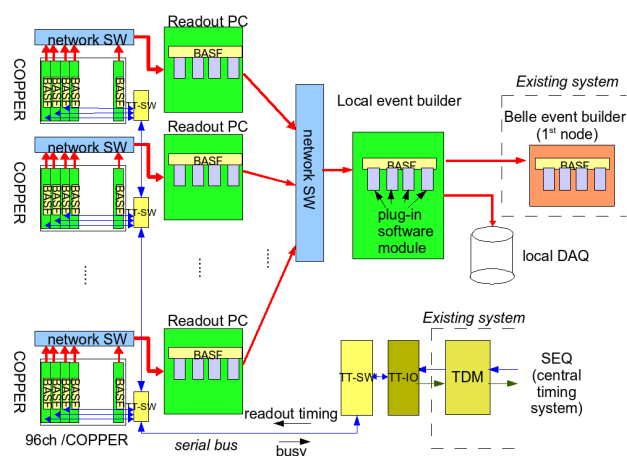


図 3 COPPER によりパイプライン化した検出器読み出しシステムの構成

COPPER からイベントビルダーに至るまで Belle の標準ソフトウェアフレームワークである B.A.S.F. が動作し、高度な分散処理を可能にしている。

パイプライン化した Belle データ収集システムの特徴は、COPPER の持つ CPU を最大限に活用した高度な分散処理を実現している点にある。COPPER の上に搭載された CPU は、ネットワークブートした Linux で動作する。その上で Readout PC や Event builder に用いられているものと同じ統一ソフトウェアフレームワークを用いて、データのフォーマットやリダクションの処理を行っている。このフレームワークは、Belle のオフライン解析に使われ

ている B.A.S.F. にネットワークに対してデータを送受できる機能を付加し、スローコントロールのために独自開発したツールである NSM を組み合わせたものである。Belle のオフラインのソフトウェア環境と完全な互換性を持っているので、COPPER で動作するソフトウェアはオフラインで開発し十分デバッグしたあと、まったく手を加えずに COPPER で動作させることができる。現在使用しているデータリダクションのソフトウェアは、実際にオフライン環境で開発したものをそのままポーティングして実行させている。フレームワークの動作の制御は、NSM を介して Belle データ収集システムのマスターコントロールから行われる。COPPER の持つもうひとつのネットワークポートは、図では省略されているが、この制御系のネットワークに接続されている。

FINESSE はトリガー信号を受けて内部のパイプラインバッファの内容を COPPER に送出するが、トリガー信号の受け渡しのハンドシェイクは、このシステムのために特別に開発された TTD と呼ばれるシステムを用いて行っている。TTD は TT-IO, TT-SW と TT-RX からなり、トリガーハンドシェイクを高速のシリアルバス上の独自プロトコルにより実装している。既存のトリガー信号分配システムからのトリガーおよびハンドシェイクの信号は、TT-IO を介して TT-SW により各クレート上のそれぞれの TT-SW に分配される。TT-SW は複数段重ねることができ、信号をカスケード状に分配する。さらに分配された信号は各 COPPER の上に装着された TT-RX で受信され、FINESSE とのハンドシェイクを行う。

3.4 パイプライン化作業開始!

2005 年の夏から、前述の方針に従って検出器の読み出しシステムを順次 COPPER システムに入れ替える作業を開始した。最初に EFC 検出器をテストケースとして選んだ。この検出器は超前方のカロリメータであり、チャンネル数が非常に少ないので、信号をスプリットすることにより既存の FASTBUS 読み出しシステムと共存させることが容易にできた。そこで COPPER システムを並列に設置し、ビームラン中の振る舞いをイベント単位で FASTBUS システムと比較することで、動作試験をおこなった。その結果 COPPER システムが完全に動作することが実証され、次の検出器 CDC に着手することになった。

CDC は Belle の主要トラッキングデバイスであり、チャンネル数も多いため、最長の読み出しデッドタイムを持っていた。Belle のデータ収集システムのデッドタイムは、もっとも読み出しの遅い検出器で決まっており、CDC がパイプライン化されればパイプライン化作業途上においてもデッドタイムの低減に貢献できると考えられた。

CDC 読み出しシステム入れ替えの最初のステップとして、EFCの場合と同様に一部の信号を既存システムと並列に読み出せるようにして試験を行った。その際信号のレートが高いチャンネルで、AMT3内のレベル1パイプラインがオーバーフローしてしまうという現象が観察された。しかもこの現象は数十分後に何もしないうちに、突然解消してしまう。入力信号のレートはAMT3のパイプラインの深さの設計値より十分低く、原因究明は困難を極めた。オフサイトに設置したフルスケールのテストベンチを用いている試行錯誤した結果、信号レートの高い状態でAMT3の初期化を行うとこの問題が起こることがわかった。そこでAMT3初期化時のエラー処理を強化することで、問題発生を回避できるようになった。その他にも様々な解決しなければならぬ問題が生じたり、検出器ローカルでキャリブレーションを行うための機構の実装など、CDC読み出しシステムのパイプライン化への道のりは決して平坦ではなかった。しかしついにすべてをクリアすることができ、2007年の正月明けからCDCの読み出しシステムの入替えを始めた。

入れ替え作業はBelle DAQグループ総出で行い、1月末までにはBelleの他の検出器と協調して宇宙線ランができるようになった。そして2月より始まったビームランで実際の運用が始まった。図4に入れ替え作業の様子を示す。

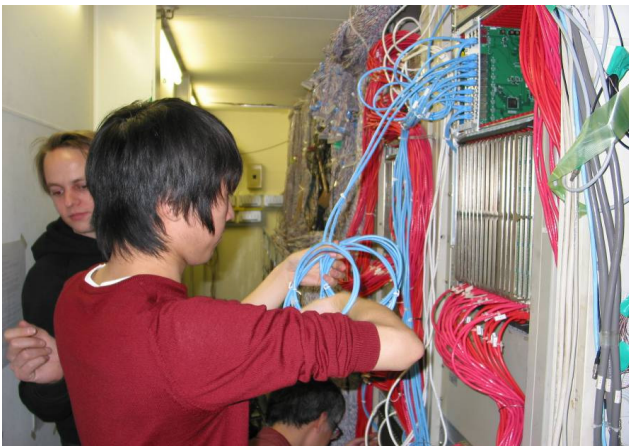


図4 CDCのCOPPER読み出しシステムへの換装作業の様子

狭いエレクトロニクスハットの中で既存のFASTBUSクレートを抜き出し、COPPERクレートに入れ替える作業は困難を極めた。写真はクレート入れ替え後、COPPERを挿入しケーブルリングを行っているところ。手前で作業をしているのは東大院生の中山君。

ビームラン中に得られた、CDC読み出しシステムの1トリガーあたりのデッドタイムの長さを、TDC1枚あたりのhit数の関数として図5に示す。FASTBUSシステムでは $30\mu\text{sec}$ 程度あったデッドタイムが1/10以下に低減されており、パイプライン化の効果が確認された。また

COPPER読み出しシステムへの換装により、オフラインでトラッキングを行う際の性能の変化が懸念された。しかしキャリブレーションを行った後に μ 粒子ペアのイベントの運動量分解能を調べたところ、FASTBUSシステムで得られていた値とまったく変化がないことが確認され、従来と同じ方法で物理解析ができることが実証された。

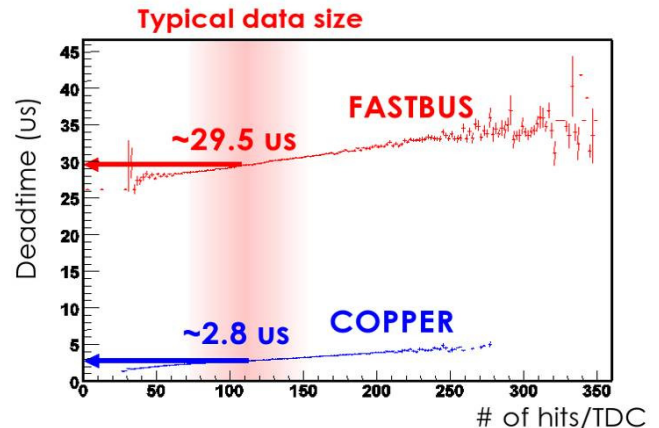


図5 1トリガーあたりのデッドタイムの長さをCDC読み出しシステムのCOPPER化前後で比較した図

TDCあたりのヒット数の関数としてプロットしてある。上(赤色)で示されたのが従来のFASTBUS読み出し時のデッドタイム、下(青色)がCOPPERを用いた場合のデッドタイムである。

この成功を受け、2007年の夏には続いてエアロジェルチェレンコフカウンタ(ACC)の読み出しシステムをCOPPER化した。CDCの作業で十分に経験を積んでいたため、入れ替え作業は短期間で終わることができた。このシステムも現在行われているビームランで非常に安定に動作している。データクオリティについては現在評価中であるが、オンラインモニターでは従来と変わらない性能が得られていることが確認されている。

3.5 今後の予定

KEKB加速器は今年 crab cavity を用いた電子陽電子ビーム衝突に世界で初めて成功し、現在そのチューニングが進んでいる。順調にいけば非常に近い将来、ルミノシティは目標である $3 \times 10^{34} / \text{cm}^2 / \text{sec}$ に達すると思われる。これはトリガーレートが1kHzに近づくことを意味する。FASTBUSの読み出しシステムが残っていれば、それがデータ収集システム全体のデッドタイムを決めてしまい20%近くに達すると思われるので、パイプライン化を早急に進めていく必要がある。2007年度にはKLM検出器とトリガー情報の読み出しシステムを、2008年度には残りの検出器をすべてパイプライン化する予定である。一方来るべきSuperKEKBへのアップグレードに対する対応も、すでに考慮済みである。COPPERによる読み出しシステムは、SuperKEKBで予想される最大のトリガーレートであ

る 30kHz まで耐えるように設計されている。またデジタルタイザは検出器ごとに種々の異なるものがあるが、FINESSE のみを作り替えることで対応可能であり、COPPER はそのまま使い続けることができる。しかし各検出器にどのようなデジタルタイザが使用されるかはこれからの議論により決定されるので、どんなデバイスにも対応できるようにさらに準備を進めていく予定である。

4 J-PARC への応用

COPPER は BELLE だけでなく多様な実験に使用できる汎用性を持っていることは、一昨年の高エネルギーニューズ[1]でも触れた。実際に J-PARC で KEK-VME/COPPER 導入予定の実験は下記のものがある。

- T2K のビームラインモニター読み出し
- K1.8 での実験装置読み出し (KEK/京都大/東北大)
- K1.8BR での実験装置読み出し (理研/KEK)
- 物質・生命科学実験施設ミュオン実験装置読み出し

これ以外に TRIUMF での PIENU 実験においてはエンジニアリングランで稼働中である。

以下上記の読み出しシステムにどのように使用されているかを現状を交えて記述する。T2K 実験ビームラインモニターデータ収集システムの全体図を図 6 に示す。

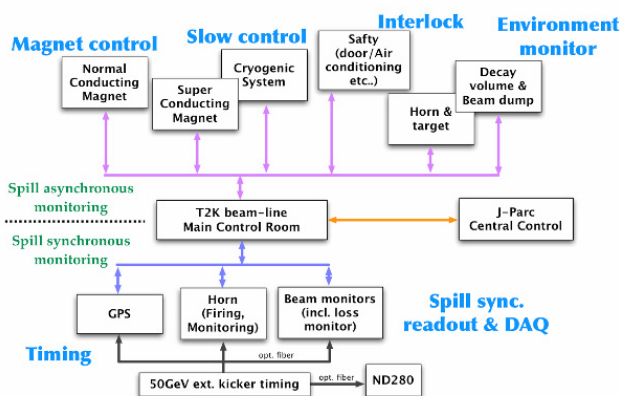


図 6 J-PARC ニュートリノビームラインデータ収集システム全体図

このうち Spill sync. Readout & DAQ と書かれている部分に COPPER が使用され、4 箇所に点在したエレクトロニクスハット内で計 49 枚の COPPER が使用される。システムは、チャンネル数にして 1096 チャンネルのビームラインモニターおよび電磁ホーンの信号を 64MHz 12bit FADC でデジタル化しネットワーク経由でデータ転送およびイベントビルドを行う構成になっている。図 7 に現在の T2K 用テストセットアップを示す。

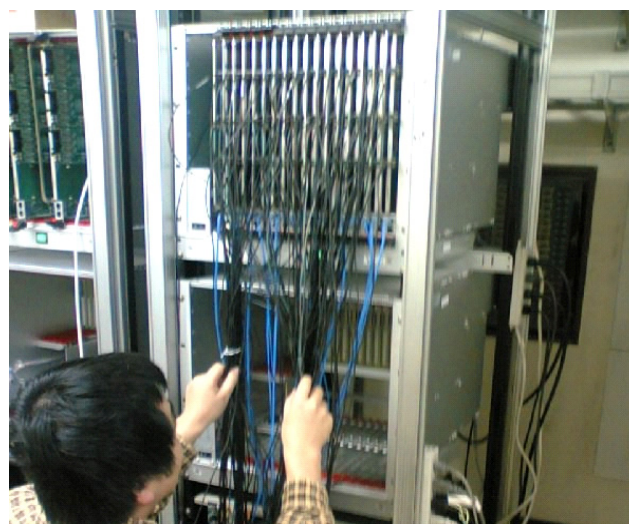


図 7 T2K ビームラインモニター用データ収集システムセットアップの写真

ニュートリノグループ坂下氏とデータ処理センター鈴木(聡)氏が中心となってプロジェクトを進めている。

K1.8, K1.8BR 用検出器読み出しシステムを図 8 に示す。ここでは主に MWPC およびドリフトチェンバー読み出し用としてそれぞれ 3000 チャンネル, 1200 チャンネルのデータ収集システムを構築中である。データ収集システムの構成としては COPPER 以外に TKO をベースにしたモジュールも含まれているが、ネットワークベースのデータ収集システムを選択したために複数のバスシステムの混在が可能となっている。ここでは E05 実験グループ/E15 実験グループ/KEK エレクトロニクスシステムグループが中心となり、図 9 に示すようにデータ収集システムを構築し最終段階へ向け調整中である。

K1.8 DAQ

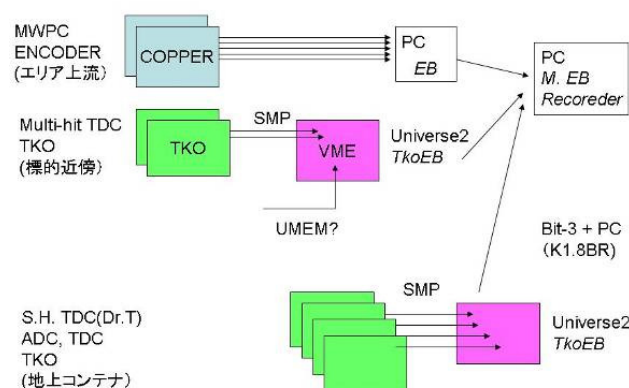


図 8 J-PARC K1.8, K1.8BR 用データ収集システム

現状では COPPER, TKO が混在しているが、TKO は、実験プログラムの進行にしたがって順次 COPPER へ置き換えていく予定である。

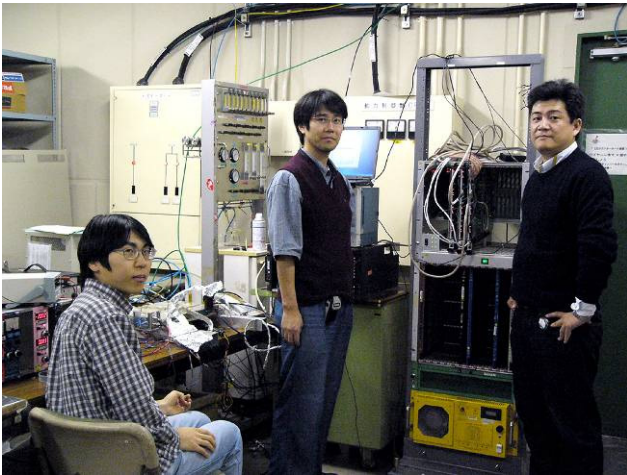


図9 K1.8,K1.8BR用検出器読み出しシステムと検出器との結合テスト中の写真

写真左より高橋(智)氏,五十嵐氏,高橋(俊)氏。

物質・生命科学実験施設ミュオン実験装置では現在の検出装置のチャンネル数を数十倍に増やし高強度ビーム下での実験に備えようとしており,現在SiTCPをベースとするネットワークDAQを構築するR&Dが進められている。 μ SR用検出器を図10に示す。まずは現在のCAMACベースのデータ収集システムをCOPPERに置き換えることで,システムをコンパクトかつ保守可能なものとし,そのうえで将来のビーム強度増大とそれに伴う検出器の増強(2~3年以内)をにらんで次世代のものに置き換える方針である。最終的には2000チャンネルほど検出器を読み出すことになる予定である。



図10 KEKミュオン施設で使用されてきた μ SR用検出器Day1で使用予定であるが,大強度化に伴い早い段階でアップグレードの予定。

さてここまではFINESSEカード(ディジタイザカード)に関しほとんど話が出てこなかったので,最後に実際に使用されているものと,これから開発予定のものについて少し触れておく。現在実際に使用されているものは(テスト

実験も含め)500MHzFADCカード,64MHzFADCカード,BELLEで使用されているAMTを使用したTDCカード,MWPCエンコーダおよび同じ基板を使用したTDCカードである。このうち500MHzFADCカードは前述のPIENU実験エンジニアリングランで稼動中で動作が実証されており,本実験でのデータ収集開始を待っている(図11参照)。

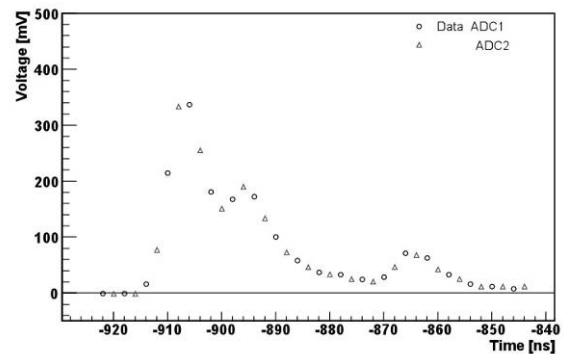
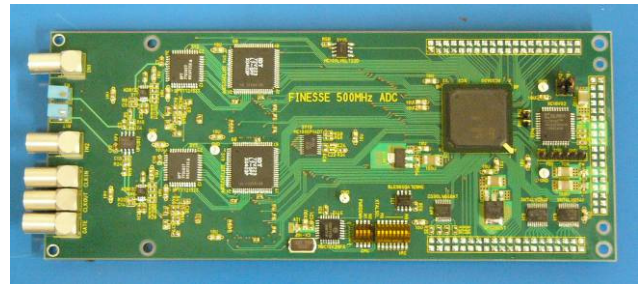


図11 上の写真は500MHzFADCFINESSE,下のグラフはPIENU実験においてCOPPERシステムを使用し取得した $\pi \rightarrow \mu \rightarrow e$ 崩壊チェーンのデータ(データ提供 大阪大青木氏)

PIENU実験で使用しているディジタイザのFPGAコードおよびDAQ開発は,大阪大学院生の山田氏と室井氏が行った。

前述のもの以外に実験に使用するもので現在要求があるFINESSEはTOF用TDCカード,チャージセンシティブADCカードがあるが,来年度以降ユーザーと協議しながら開発を進めていく予定である。その他必要なものがあれば相談していただければ幸いである。われわれはFINESSEカードの回路図は基本的にオープンにする方針で開発しており,これにより新規開発に関して学生などが容易に参加できる体制を作り,加速器実験分野の学生,スタッフの技術レベルを向上していけるとよいと思っている。実際PIENU実験で使用しているFINESSE上のFPGA開発およびCOPPERのデータ収集システム開発は大阪大学の学生が行った。またT2Kで使用するディジタイザはKEKが開発し,韓国の企業が製造した。FPGAの開発はT2KグループとKEKが共同で行なった(図12参照)。



図 12 MWPC エンコーダ FINESSE

J-PARC 用 MWPC 読み出し用として開発されたが, FPGA の書き換えで 1nsec の時間分解能を持つ TDC として使用可能である。

J-PARC でのアプリケーションは, ほとんどの場合オンボードで CPU を持つ必要がない。そこで現在 COPPER の簡易版として CPU ボードを GbE でデータ転送が可能な SiTCP に置き換えたプラットフォーム (COPPER-Lite) を開発中である。これは CPU で行っていたネットワークデータ転送の機能をハードウェア (SiTCP) で行っている。FINESSE はまったく同じものを使用でき, FINESSE からのデータはボード上でローカルイベントビルドされ SiTCP インターフェースへ送られギガビットイーサネット外部コンピュータへ転送される。この機能は COPPER とまったく同じである。現在プロトタイプにより機能テストを行っているところである (図 13 参照)。

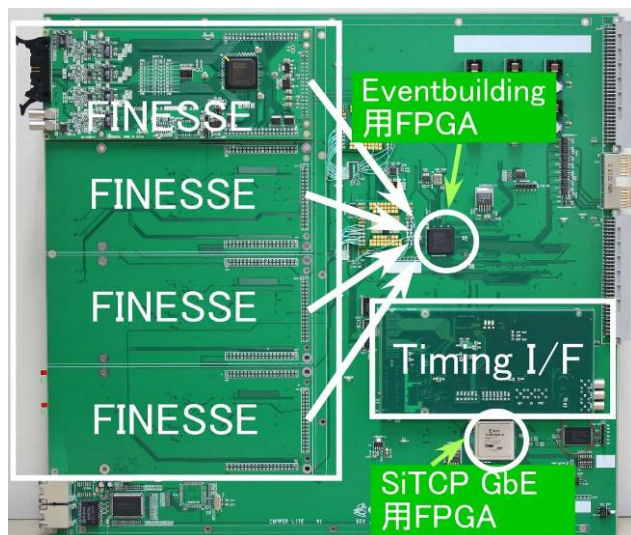


図 13 COPPER-Lite プロトタイプモジュール

データは EventBuilding 用 FPGA によりボード内でイベントビルディングされ, その後 1 Gbps で動作する SiTCP によりコンピュータへ転送される。さらにコミュニケーション用 100M Ether SiTCP も実装されている。

5 その先にあるもの

ここまでで従来のデータ収集システムと何が変わったかを再考すると, より分散化が進んだことが明らかになる。今まではクレート内モジュール通信を支えてきたものが,

バスであったために, 分散化のレベルがクレートで止まっていた。これをモジュール上にネットワークを持ち込むことで, より細かい分散化が可能となったためである。

これによりデータ転送系のみに着目すれば, DAQ 構築はソケットプログラミングとネットワーク構成方法のノウハウと CPU, ネットワーク機器選定 (スイッチなど) が主となる。

しかしながら, この状況下でも下記の問題は依然として残っており, それらは現在測定器開発室の先端 DAQ プロジェクトにおいて R&D が進められている。

- いかに簡単にマルチ CPU 環境下で DAQ システムが構築できるか (ネットワーク DAQ の構築)
- データ収集システムにおけるトリガーの扱い (トリガーレス DAQ)

以下簡単にそれぞれの内容を解説する。

5.1 ネットワーク DAQ の構築

ネットワーク DAQ の構築においては, ソフトウェアの視点から DAQ ミドルウェア・プロジェクトが進められている。

DAQ ミドルウェアは国際標準ロボット技術 (RT ミドルウェア) をベースにした分散データ収集システムである。その目的は, 多くの検出器を扱う実験が, それぞれの実験ごとに自分で容易に構成を変更しながら運用できるように, 汎用 DAQ フレームワークを研究・開発することである。すでに基礎的な研究開発段階から実用化へ向けての開発に入り, 物質・生命科学実験施設 (MLF) 中性子・ミュオン装置への適用を予定している。MLF の計算機フレームワークを図 14 に示す。

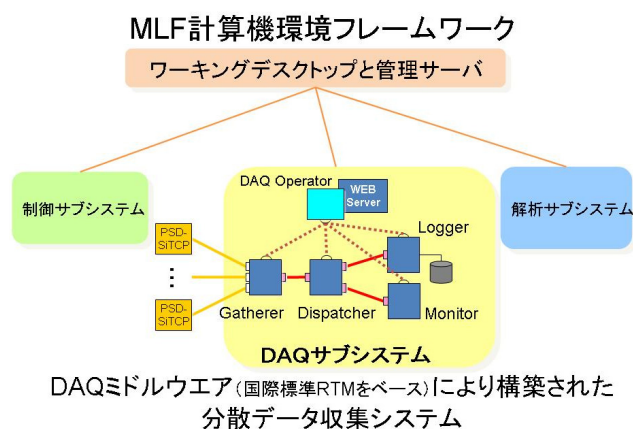


図 14 DAQ ミドルウェアの応用例
動作が確認され検出器などと統合され試験を行っている。

ワーキングデスクトップと呼ばれるユーザインターフェースは管理サーバを介して制御サーバ・DAQ サーバ・解析サーバにアクセスし、それらは管理サーバのもとで一括管理される。このなかのDAQサブシステムにDAQミドルウェアは採用されており、

- 要素開発：SiTCP からデータを読み出す Gatherer，データを記録する Logger，データを解析表示する Monitor など
- データベースとの連携による汎用化：XML 構成パラメータをデータベース化し、そのデータベースを元にDAQを構成する仕組みの開発

に努力が払われている。さらに IT 技術の基盤である Web 技術は、DAQ においても重要な技術であるため、DAQ ミドルウェアに Web 技術を取り込み、制御サブシステムや解析サブシステムとの統合も検討中である。

この研究は外部の研究所との連携により発展してきており、この方向でコミュニティが広がることはマンパワーが少ないわれわれにとっても重要である。具体的には産総研との共同研究を通して、RT ミドルウェアの機能・性能改善を行い国際標準化に貢献しつつ、彼らのノウハウを利用しながら実用に耐える DAQ ミドルウェアを構築している。また GUI の視点から、RT ミドルウェアの GUI ツールである RTC-Link を DAQ のために拡張したり、WEB 技術の利用を共同で研究開発している。

5.2 トリガーレス DAQ の開発

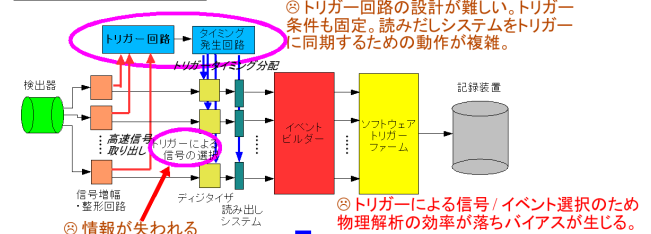
現在のデータ収集システムは多くの場合検出器からの高速信号を用いて生成されたトリガー信号によりデータ収集を開始するように設計されている。しかしトリガー信号を作るために高速で複雑なロジックを必要とするし、物理解析においても稀崩壊実験などにおいて、トリガーの効率の低さやイベント選択のバイアスが問題になることがある。

そこで検出器からの信号波形をすべて連続的に収集し、後段で高度なソフトウェア処理を行ってイベントの再構成をおこなう、「トリガーレスデータ収集システム」の開発を開始した。図 15 に従来の DAQ システムとの違いを示す。

このシステムの実現において問題になる点はいくつかあるが、まず考えなければいけないのは、多くの検出器から全く非同期にやってくる大量の信号をイベント単位に再構成するイベントビルディングのアルゴリズムである。従来のデータ収集システムではトリガーごとにイベントのタグがすべての信号に付随していたので、一意的にイベントを再構成することができたが、トリガーレスシステムの場合はタグが存在しないので、デジタル化された時間の情報

だけをたよりにイベントビルドを行わなければならない。また信号は非同期に連続的にデジタル化され送られるので、リードアウトシステムやイベントビルダーで扱わなければならないデータ量は爆発的に増加する。これらの問題を解決する方策を考え、トリガーレス DAQ の大規模実験におけるフィージビリティを探る研究を始めている。ILC 実験では既にトリガーレス DAQ の使用を真剣に考慮しており、この研究の完成による ILC への貢献も期待される。

従来のデータ収集システム



トリガーレスデータ収集システム

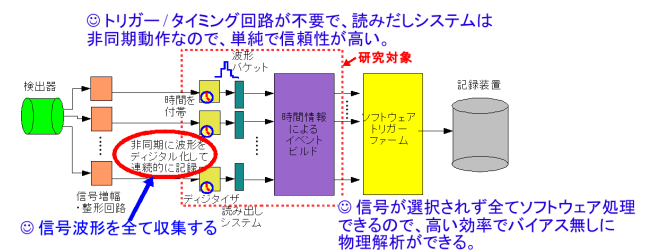


図 15 トリガーレス DAQ と従来のシステムとの比較

システム全体が非同期動作になるので、ハードウェアは簡素化されるが、イベントビルディングや爆発的なデータ量の増加をどう扱うかが研究課題。

6 おわりに

著者はまず、本稿に述べたシステムの開発から組み込みまでを行った、Belle DAQ グループの中尾、樋口、鈴木（聡）、中山、J. Schuemann の各氏、および KEK エレクトロニクスシステムグループの五十嵐、田内、高橋、山田、仲吉の各氏に、深い感謝の意を表します。彼らは忍耐と努力、さらには斬新なアイデアを持って実際に動作するデータ収集システムを構築しました。また内田氏は忙しい中 SiTCP を GbE まで動作可能にしてくださいました。ネットワーク DAQ をわれわれが手にできたのは、彼の SiTCP のアイデアがあったからです。さらに現在ここまでこれたことは、実験グループの努力と忍耐によるものが大きく、Belle の EFC、CDC、ACC 各サブグループ、T2K グループ、ハドロン実験グループ（特にハイパー核実験）、PIENU グループの方々にも深く感謝いたします。

参考文献

- [1] 田中真伸, 高エネルギーニュース, **24**(3), 195-201(2006).
- [2] R. Itoh, T. Higuchi, M. Nakao, S. Y. Suzuki *et al.*, “Unified Software Framework for Upgraded Belle DAQ System”, presented at International Conference on Computing in High Energy Physics 2006 (CHEP2006), Mumbai, India, Feb.13-17 (2006).
- [3] T. Higuchi, R. Itoh, M. Nakao, and S. Y. Suzuki, “Modular pipeline readout electronics for the SuperBelle drift chamber”, IEEE Trans. Nucl. Sci., **52**, 1912 (2005).
- [4] M. Nakao and M. Tanaka, “Serial-Bus Based Trigger Timing Distribution System for SuperBelle”, IEEE Trans. Nucl. Sci., **52**, 1196-1201 (2005).
- [5] Y. Igarashi, *et al.*, “A common data acquisition system for high-intensity beam experiments”, IEEE Trans. Nucl. Sci., **52**, 2866 (2005).